

## FPGA が金融プログラミングの 大幅な高速化を実現する理由

著者:

**Matt Meinel**  
Levyx Inc.  
SVP セールス、ビジネス開発、ソリューション・  
アーキテクチャー部門

**Luis Morales**  
Levyx Inc.  
最高執行責任者

金融アルゴリズムを利用する  
取引モデル/リスクモデルの  
構築、テスト、維持、または  
導入などの役割ごとに、  
次のような内容を把握できます。

- ・ **ビジネス戦略家またはトレーダーとして:**  
金融バックテスト向けの最新テクノロジーを  
利用して、より収益性の高い、またはリスクの低い、  
堅牢な取引モデルを生成し、競争力を向上する方法  
について、理解を深めることができます。
- ・ **テクノロジー決定者として:**  
コスト効率の高いリスク分析フレームワークを、  
金融モデルのバックテスト向けテクノロジー・  
スタックに組み込む方法について理解できます。  
同時に、この方法によって、従来から存在する次のポ  
トルネックまたは制約を解消できます。
  - ・ コスト
  - ・ I/O 帯域幅
  - ・ データ管理の複雑さ
  - ・ 複雑で時間のかかる計算
  - ・ 市場投入までの期間

### Levyx リスク分析アクセラレーション・フレームワークと インテル® FPGA およびインテル® Optane™ SSD を使用して、 金融資本市場のリスク分析で高い性能を達成

#### 概要

アルファ(超過利潤)は、取引を行うあらゆる企業が常に追求する対象です。ここでは、Levyx リスク分析アクセラレーション・フレームワークを使用した取引モデルのバックテスト(履歴データを使用して、新しいアルゴリズムによる高頻度取引(HFT)戦略の収益性とリスクを予測すること)が、従来の方法に比べて、いかに効率性を向上し、時間を短縮できるかについて解説します。<sup>1</sup> このフレームワークでは、インテルの最新イノベーションとLevyx ソフトウェアとの組み合わせにより、大幅にハードウェア・アクセラレーションを促進でき、その結果、この種のアプリケーションで2倍~8倍のパフォーマンス向上を実現します。<sup>2</sup> こうした高い効率性によって、証券会社、投資銀行、ヘッジファンドは、電子取引やリスク管理のためのシステム全体へ、より堅牢で収益性の高い取引モデルを導入して「素早い学習」を達成でき、これによってリスクが低減され収益性が向上します。

バックテストは、証券、オプション、デリバティブなど、さまざまな金融商品のコンピューター取引戦略のパフォーマンスを予測するために広く利用されている手法です。テクノロジーの観点からすると、バックテストは、データ負荷と演算負荷の高い、高度な並列シミュレーション・ワークロードです。デリバティブ取引モデルは、特にデータ負荷と演算負荷が高く、ハードウェア・アクセラレーション技術にとって大きなターゲットとなっています。バックテストに関する業界の目標とは、1時間あたりに達成可能な何百万回のシミュレーション数に対する財務コストを削減することです(ここで、1回のシミュレーションとは、所定の証券の1年分の価格ティックの履歴データにより、所定のオプション取引モデルを所定のパラメーター・セットで実行する場合の収益性のシミュレーションです)。バックテストは、金融業界において非常に重要なワークロードあるため、主要な銀行のコンソーシアムが、さまざまなバックテストの手法を比較できるように標準化したワークロードを作成しました。<sup>3,4</sup>

このソリューション概要では、Levyx リスク分析アクセラレーション・フレームワークについて解説します。これは、企業のアльфаを迅速に向上するハードウェア・アクセラレーションによる方法であり、インテルの最新テクノロジーが組み込まれています。

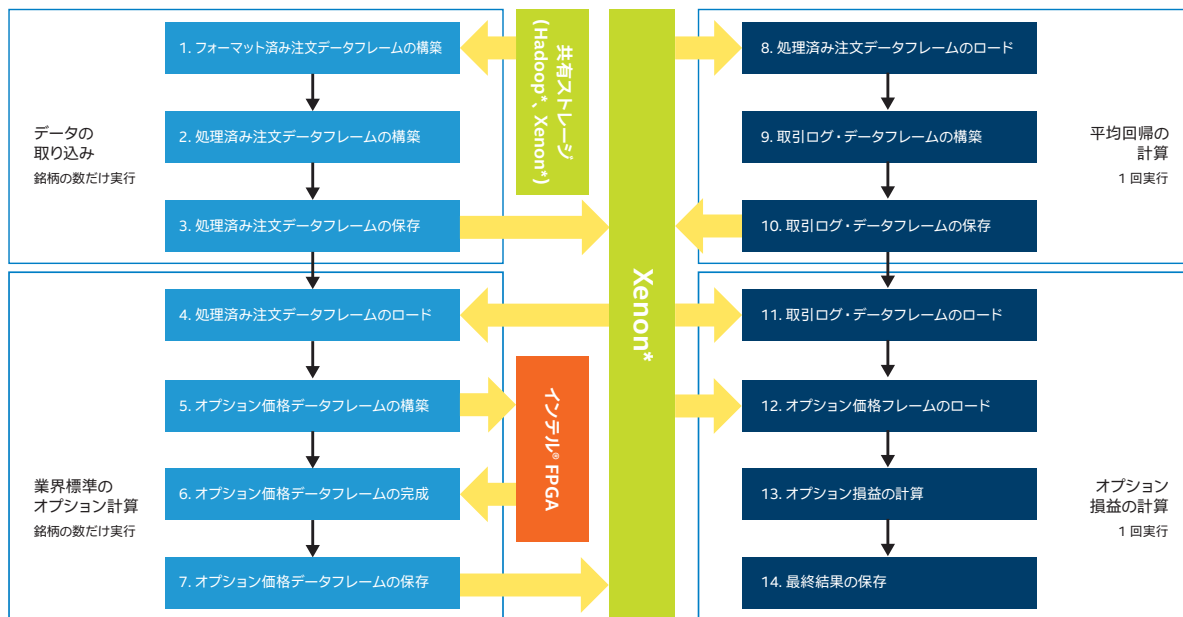


図 1. 取引実行オプションを用いた高頻度取引モデルのバックテストの手順(インテル® FPGAによるハードウェア・アクセラレーションを使用して Apache Spark\* 上でテストする場合)

## ソリューションの利点

### 市場投入までの期間

最も重要なのは、このソリューションが非常に動的であり、FPGA プログラミング、分散コンピューティング、またはデータベース・アクセラレーションに熟練した技術力の高いプログラマーがいなくても、あらゆる種類のデータ、手法、実行戦略をテストできることです。実際、ここで紹介する Levyx によるインテル® プログラマブル・アクセラレーション・カード (インテル® Arria® 10 GX FPGA 搭載版) の統合は、金融プログラミングの専門知識が限られた状況で、4週間という期間で実行されました。このソリューションによって、テクノロジーに詳しいトレーダーや金融アナリストなら、FPGAの動作に関する知識がほとんどなくても、異なる複雑なデリバティブ取引の実行戦略をシミュレーションすることが可能になります。シンプルなデータフレーム (テーブルなど) API が、Python\*, R, Java\*, Scala\* などの一般的な定量的言語を利用するエンド・プログラマー向けに提供されます。さらに、事前にコーディングされた金融関数ライブラリーが提供されるインテル® FinLib を利用して、より容易に実装することができます。これらのライブラリーは、為替取引オプションのうち約 95% をカバーしており、高級言語 (C/C++, Python\* など) やソフトウェア・フレームワーク (インテル® MKL) から呼び出すことができるので、FPGA アクセラレーションによる計算が利用しやすくなっています。

### 速度

FPGA 特有のアーキテクチャーは、デリバティブの計算の基礎となるさまざまな数学的モデルに馴染むアーキテクチャーです。その結果、GPU や CPU よりも速度が 2 倍 ~ 8 倍速くなります。<sup>2</sup>

### コスト削減

Levyx の Xenon\* ソフトウェアが、このソリューションのコスト効率を向上します。インテリジェント・ストレージ・エンジンとして機能するこのソフトウェアによって、アプリケーション・プログラムはインテル® Optane™ SSD NVMe ドライブ上のスペースを一種の RAM のように扱うことができます。これには主に 2 つの利点があります。1 つはクラスターサイズの削減で、もう 1 つは、Xenon\* の内部 JIT コンパイラーによって実現されるベアメタル性能によるパフォーマンス向上です。このコンパイラーは、データの局所性に対する最適化を行い、多数の演算に対してカーネルをバイパスするので、非常に低いレイテンシーでデータを FPGA アクセラレーターに供給できます。

### 運用パフォーマンス

Xenon\* によって永続的なデータフレームが可能になり、それらを使用することで、リスクモデルや取引モデルの構築者は、計算された中間データフレームの多くを複数の同時シミュレーション間で共有できます。これには、犠牲の大きいジョブ起動時のオーバーヘッドを排除できるというメリットがあります (一般的なシステムでは、ジョブを実行するたびに HDFS または Parquet\* からデータをロードする必要があります)。さらに、このソリューションは、主要な金融機関のほとんどで一般的な Spark\* as a Service の導入とシームレスに統合できます。インテル® RSD のサポートによって、大量のデリバティブ計算を必要とするバックテスト・ステージ中に、必要に応じて FPGA アクセラレーターをクラスター内のさまざまなノードに動的に割り当てることができます。このように高速化された速度で動作する標準的なコア・ライブラリーのグループを標準化することによって、企業はデリバティブの価値に関する大規模なテーブルの正確さを信頼して、大がかりなポートフォリオ分析、トランザクション・コスト分析 (TCA)、新しいモデルの研究に利用することができます。

## Xenon\*

Xenon\*は、大規模なデータセットの取得、処理、インデックス付けを管理することを前提として設計された、低レイテンシーで拡張性に優れたデータ分析エンジンです。ファイルシステムやカーネルバッファをバイパスし、SSDに適したI/Oを直接実行して、ストレージデバイスのI/Oレイテンシーを削減し、I/O帯域幅を最大限に向上します。

Xenon\*では、ジャスト・イン・タイムのコンパイルを使用して、分析コードを直接生成し、そのコードをヘアメタルで実行することで、最大限の効率、低いレイテンシー、およびスループットを実現します。生成されたコードは、インテル® Optane™ テクノロジーによるダイレクトI/Oを実行して、読み書きの増幅を削減します。オプションで、複雑な計算をインテル® PACなどのハードウェア・アクセラレーターに実行させることもできます。

Xenon\*では、最新のISA、ロックフリーのデータ構造、マルチコアの設計原則を使用して、システムのリソース使用率を最大限に向上します。例えば、インテル® Optane™ SSDドライブから入力データを読み出し、PACアクセラレーター・カードのグループへの入力データストリームを作成します。

Xenon\*は、非常に大規模なデータセットに対して分析を実行する場合に最適です。このようなレイテンシーとスループットにとっての過酷な要件を満たすためには、一般に大きなノードクラスターと相当なメモリが必要です。一方、Xenon\*では、かなり低いコストで大規模なデータセットをSSD上に配置し、同じ分析演算を少ないノードで実行することが可能になります。

さらに、Xenon\*のデータセットは、それぞれ異なる分析を実行している複数のアプリケーション間で共有することができます。このデータセットを共有できるという性質により、Xenon\*は、複数のチームやアプリケーションが単一のデータ・リポジトリを使用する環境における最適な選択肢となっています。

## ビジネス課題：取引モデルとリスクモデルのバックテスト

### 金融バックテストのユースケース：簡単な歴史<sup>5</sup>

流動資本市場における、証券取引や外国為替取引などの金融取引は、ここ最近の自動化の進化に追従しています。1990年代後半まで、取引の決定はトレーダーが行っていました。コンピューターは極めて重要な分析ツールであり、コンピューターによってトレーダーはボタンを押すだけで取引を実行できるというメリットがある一方で、取引の決定は結局、誤りを犯しやすい人間に委ねられていました。21世紀となり、コンピューティングの進歩、不況によるトレーダーの一時解雇、低減した利益をめぐる厳しい競争によって、金融業界では、高速の金融モデルまたはアルゴリズムを開発して、収益性の高い取引を生成するニーズが高まりました。新しいアルゴリズムに基づいた取引を実際に行う（つまり稼働させる）には、その前に、アルゴリズムが正確に機能するという事実を高いレベルで確信できなければなりません。そのためには、開発用のサンプルデータではなく、さまざまな現実の履歴データのセットに対してアルゴリズムをテストすることが必要となります。これがつまり、バックテストです。

この新しい時代において、資本市場企業は、入念に規定したアルゴリズムに従って取引の決定を行えるようなマシンのプログラミング



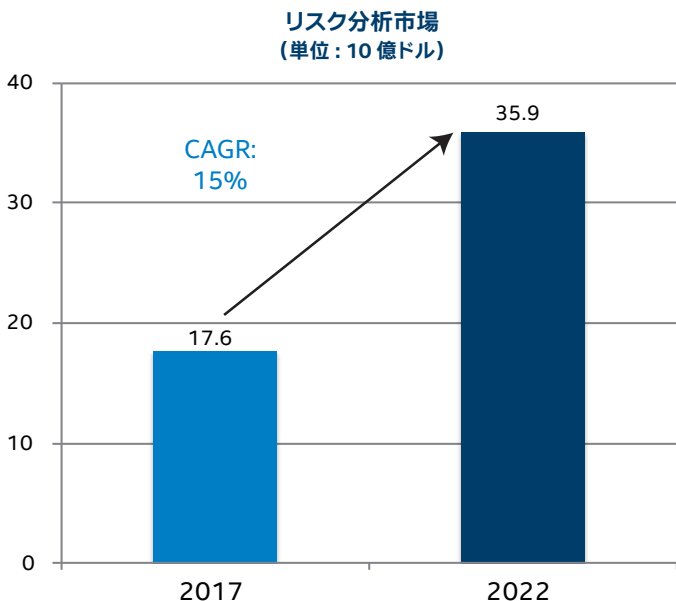
図 2. レイテンシーの低減と拡張性の向上を支援する Levyx の Xenon\* データ分析エンジン

Xenon\*の機能は次のとおりです。

- 構造化データ (スキーマベースのテーブル) に対するフィルター、射影、選択、ソート、結合、グループ化、集約など、SQLのコア機能
- スキャンやフィルターではなくインデックスを使用したランダム検索と近傍検索のサポート
- Apache Spark\*との緊密な統合による導入の容易さと使いやすさ (ネイティブモードで機能することも、その他の大きなプラットフォームやシステムのオフロードレイヤーとして機能することも可能)
- クラスター内のコア数とFPGA数に応じた拡張、およびデータセット用のストレージ・ファブリックとしてのSSDの使用

を開始し、人間の判断に頼ることが次第に少なくなりました。トレーダーが開発し、マシンが実行するアルゴリズムは、今や競争上の優位性を維持する決め手となっています。と同時に、よりスマートなアルゴリズムをより素早く生成するという動向が、分析対象となる履歴データ量の増加とともに、企業のバックテスト・インフラストラクチャーへの膨大なプレッシャーとなっています。

バックテスト・アーキテクチャーは、取引可能なアルゴリズムの開発プロセスにおいて潜在的なボトルネックとなりえるため、取引を行う企業の売上高や最終損益にも大きな影響を与えます。その速度によって、アルゴリズムを実稼働に向けてどれだけ速く検証できるか(市場投入までの期間)が決まります。逆に言うと、アルゴリズムをリリースするまでにどれだけ広範囲にテストできるか(品質)が決まります。バックテスト・インフラストラクチャーの取得と運用に必要なリソースは、規模に関して言えば国立の科学研究所レベルにも匹敵し、企業の予算に大きな影響を与える可能性があります。このように、バックテストは、リスク分析市場全体の中で重要な領域です。



出典: Risk Analytics Market - Forecast and Analysis to 2022, MarketsandMarkets, 2017年8月

図 3. 2022 年までに 2 倍になると予測されるリスク分析市場

### 金融バックテストのユースケース: 適用する指標

ベンチマークの成功のカギは、テクノロジーに依存しないビジネス志向の方法で、反復可能なワークロードと有意義な指標を適用することです。つまり、最終結果(トランザクション処理の速度)は、ストレージ、メモリー、プロセッサ、インターコネクト、分析ライブラリー、プログラミング・ツール、または分散コンピューティング・フレームワークの混合による偏りのない客観的な尺度である必要があります。このようなベンチマークがあれば、ベンダーやエンドユーザー企業は、任意の数のテクノロジー・スタック全般にわたって同一条件の比較を生成することができます。

特に、金融取引モデルのバックテストは、データ負荷および演算負荷の高い、高度な並列シミュレーション・ワークロードです。現在の市場で、企業は数千もの取引モデルをテストして、これまでの履歴から収益性の高かったものを見つけ、その収益性の高い選ばれたモデルを競い合うようにいち早く導入します。ほとんどの場合、新しいモデルを発見し実践したとしても、数カ月、数週間、あるいは数日で、その生じたアルファは競合他社に吸い取られます。

そのため、企業は 24 時間年中無休でバックテストを行って、さらに難解なデータセット、数学的手法、実行方法に基づいて、より優れた新しい取引モデルの発見に取り組んでいます。バックテストに関する業界の目標は、1 時間あたりに達成可能なシミュレーション数(百万回単位)に対する財務コストを削減することです(ここで、1 回のシミュレーションは、所定の証券の 1 年分の価格ティックの履歴データにより、所定の取引モデルを所定のパラメーター・セットで実行する場合の収益性のシミュレーションです)。バックテストは、非常に重要なワークロードであるため、主要な銀行のコンソーシアムが、さまざまなバックテストの手法を比較できるように、標準化したワークロードを作成しました。<sup>2</sup>

### ユースケース

Levyx リスク分析アクセラレーション・フレームワーク・ソリューションを使用して、標準化されたワークロードで数々の記録が打ち立てられました。このソリューションによって、主要なテクノロジーを同時に組

### 2022 年までに 2 倍になることが予想されるリスク分析市場

- 北アメリカがリスク分析市場の大半を予測期間中に占める見込みです。
- 非構造化ビッグデータからリスクの可能性を計算するリスク分析によって、企業は素早く情報に基づいた意思決定を行うことができます。
- 金融サービスは現在、リスク分析市場の大半を占めています。
  - Goldman Sachs には 120 万以上の演算コアと 20 万台以上のサーバーがあり、推定ではその 1/3 がリスク管理に使用されています。
- その他の業界は今後 5 年の間にリスク分析の主要なコンシューマーになります。
  - 航空 / 防衛
  - 医療
  - 公共部門
  - IT / 通信
  - 小売

み合わせることで、非常に高いパフォーマンスと、オンプレミスまたは最新のクラウドサービスで実行できる極めてコストの低いバックテスト能力を構成できることが分かります。

Levyx リスク分析アクセラレーション・フレームワークの主なコンポーネントは次のとおりです。

1. インテル® FPGA 搭載インテル® PAC : 業界標準の金融デリバティブ・モデルを実行
2. Levyx Xenon\* : SSD および FPGA に最適化されたスケールイン・ファーストのハイパーコンパジド分析エンジン
3. インテル® Optane™ SSD または NMVE SSD ドライブを多数接続したマルチコアのインテル® Xeon® プロセッサ搭載クラスター : Apache Spark\* を実行

Levyx リスク分析アクセラレーション・フレームワークを導入してすぐに、NASDAQ 証券取引所の 1 年分の取引に相当する 8 TB のデータセットを利用したデモが作成されました。10 分の移動平均を計算し、最新の価格ティックとその移動平均を比較するサンプルモデルが構築されました。このモデルは、最新の価格が平均から所定の距離だけ離れている場合に取引を行います。

このモデルでは、平均回帰シグナルが取引を行う必要のあることを示しているとき、株式の購入または売却を行うのではなく、MEAN-REVERT-OPTIONS によって合成株式の購入または売却を行います。このテストの場合、合成株式は、アメリカのアット・ザ・マネーのコールオプションとプットオプションの組み合わせであり、株式の購入または売却の金融リスクを厳密に再現します。オプションを使用するこのタイプの実行戦略は、概念はシンプルですが、計算負荷が高く、計算の複雑さが大幅に増加します。その複雑さは、バックテスト・ジョブの経過時間の 70% 以上が CPU 上でのオプションの計算に必要だったほどです。そして、インテル® FPGA を使用した場合、これがオプションの計算に費やされる経過時間の 30% まで削減されました。

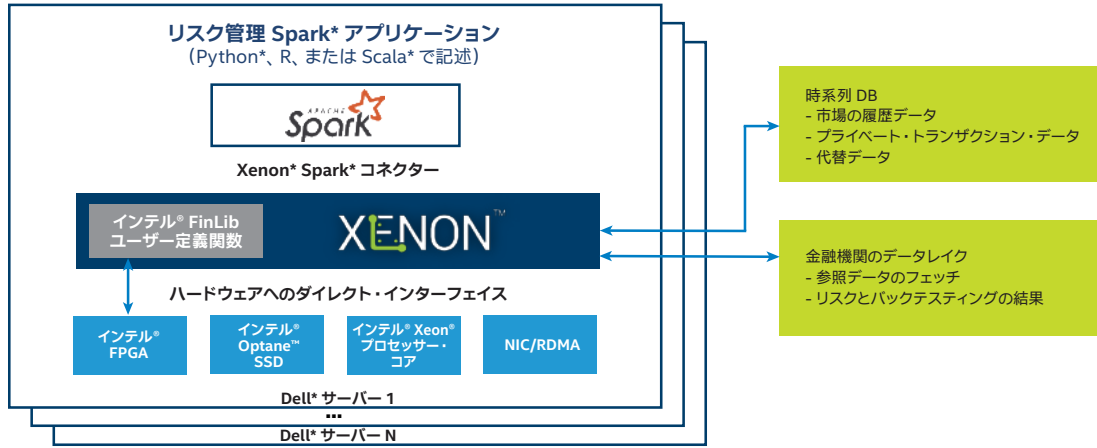


図 4. Levyxのソリューション・アーキテクチャー

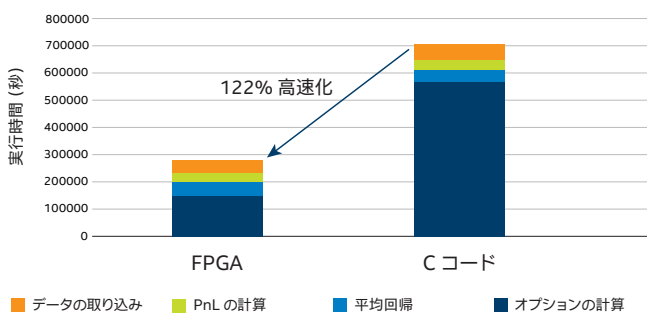
ソリューション・アーキテクチャー : Levyx リスク分析アクセラレーション・フレームワーク

インフラストラクチャーはコンバージェンスへと移行しており、新しい世代の強力なストレージ・プラットフォームや処理プラットフォームでは、ソフトウェアとハードウェアの境界がなくなっています。インテルとLevyxは連携して、極めて要求の厳しいビッグデータ・ワークロード向けにインテル® PAC FPGAとインテル® Optane™ SSD DCシリーズを最適化しています。これらのテクノロジーの可能性を最大限に発揮させるツールとしてのLevyxのシステム・ソフトウェアのメリットが、厳格な金融取引ユースケースにおける劇的な性能向上の実現により明確となっています。

金融オプション向けのPAC、インテル® Optane™ SSD、Xenon\* データスタックの組み合わせをテストするため、Apache Spark\* へのLevyxの統合を利用しました。Apache Spark\* は、金融企業がほぼリアルタイムで大規模な運用を実行する環境として利用が拡大しているユビキタスなビッグデータ分析プラットフォームです。また、20種類の株式取引銘柄に対する50種類のアルゴリズムのシミュレーションから、180銘柄に対して100のシミュレーションを実行するさらに大きなワークロードまで、幅広いワークロードをテストしました。

アクセラレーションの利点は、1秒あたりに実行できる業界標準オプションの計算の数で最も良く要約できます。Black-Scholes\* オプション計算は、インテル® PAC上ですぐに実行できるインテル® FinLib 1.0の中の数多くの業界標準計算の1つです。興味深いことに、アルゴリズムのモデルが高度になるほど、Levyxフレームワークによって処理が合理化され、この手法によって得られる効果が大きくなります。

20 銘柄、50 シミュレーション (合計時間 - すべての銘柄)



20 銘柄、50 シミュレーション (1 銘柄当たりの計算時間)

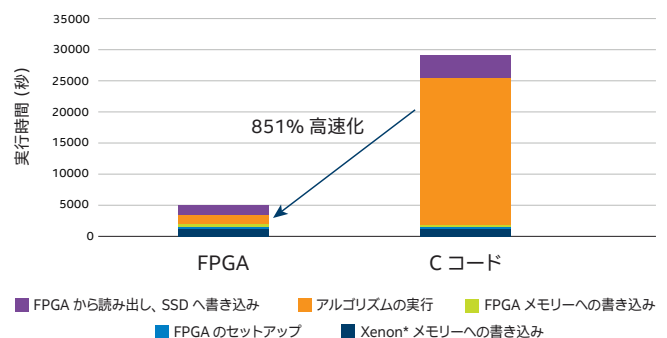


図 5. バックテスト・ワークロードを高速化するLevyxとインテルのソリューション<sup>2</sup>

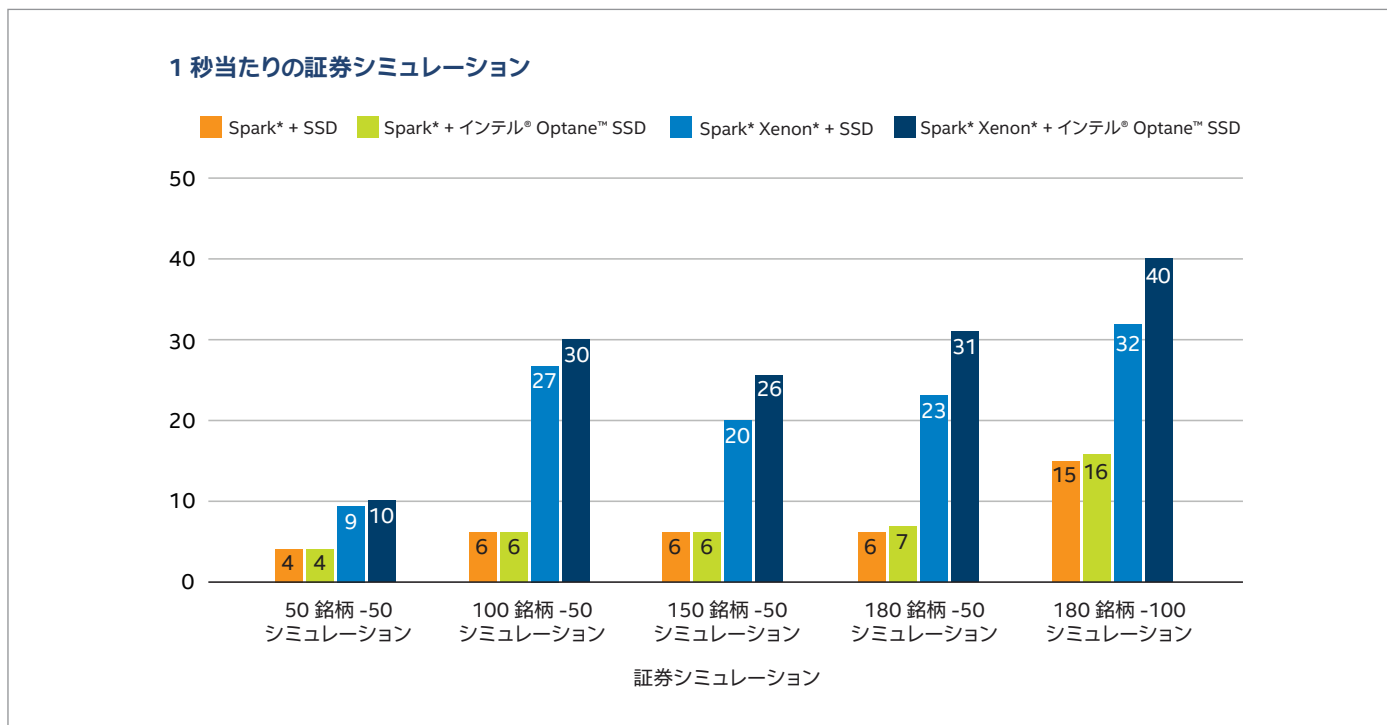


図 6. 1秒当たりの証券シミュレーション数におけるXenon\*とインテル® Optane™ SSDの影響

### 明らかになるパフォーマンスのギャップとその説明

パフォーマンスの向上に利用できるシステム・ソフトウェアと連携して動作する基盤となるメディアの異なる方法には、ギャップが存在します。一般に、メディアが高速になるほど、ギャップが大きくなります。この現象は、基盤となるストレージメディアの性能特性が大幅に向上するたびに明白となります。これは(データに示されているように)インテル® Optane™ SSDを導入する場合と同じです。同様に、PACアクセラレーションによるオプション計算機の真の利点を得るには、PACへの入力データを非常に速いレートで生成して、その驚異的な計算能力を利用する必要があります。

説明のため、図6で最も厳しいテスト(100シミュレーションで180銘柄を実行、右端の棒グラフのセット)のデータに注目すると、このギャップは明らかです。1秒当たりのシミュレーション数でスループットを測定する場合、Xenon\*を導入すると、Levyxソフトウェアによってインテル® Optane™ SSDのシミュレーション性能が24シミュレーション分、向上します(Xenon\*ありの場合の40シミュレーションから、Xenon\*なしの場合の16シミュレーションを引いた数)。これに対し、フラッシュSSDでは、17シミュレーション分しか向上しません(32シミュレーションから15シミュレーションを引いた数)。この差、つまりパフォーマンスのギャップの拡大によって、インテル® Optane™ テクノロジーと併用した場合のLevyxの付加価値は明らかであり、これがソフトウェア・イノベーションの中心にあります。

### 結論

複雑な取引モデルの金融バックテストは、最新の銀行、証券会社、取引企業の収益性にとって重要です。LevyxはXenon\*の設計にかなりの時間を費やし、研究を行ってきました。Xenon\*は、セマンティックに豊かな分散データエンジン(ソフトウェアのみ)であり、インテル® Optane™ SSD DCシリーズとインテル® PACの画期的な性能特性をすぐに利用できます。Levyxリスク分析アクセラレーション・フレームワーク・ソリューションによって、最新のハードウェア・イノベーションにおいては、最も要求の厳しい、ほぼリアルタイムの高性能ビッグデータ作業環境でそのハードウェアをテストするときに、ソフトウェアがイノベーションを実現する重要な要素になっていることがわかります。金融業界のインテル® PACおよびインテル® Optane™ SSDのユーザーは、Levyxデータスタックを使用して最高レベルの性能を達成することによって、運用を最大限に活用し、ビッグデータ・プラットフォームを強化することができます。

インテルとLevyxは、これからも引き続き連携して、大規模なエンタープライズ市場、特に金融業界のさまざまなユースケースに利用できる高性能のPACとNVM(3D XPoint™ テクノロジーなど)の開発に取り組みます。

## ソリューション・プロバイダー



Levyxは、SSDおよび、FPGA（インテル® Arria® 10 FPGAなど）、高度なNVMEストレージ（インテル® Optane™ SSD、3D XPoint™ SSDなど）、マルチコア・プロセッサ（インテル® Xeon® プロセッサなど）といった高度なハードウェアに最適化した高性能で低レイテンシーのデータエンジンを提供しています。このソリューションでは、Levyxの代表的製品であるXenon\*を使用しています。

## 詳細情報

インテル® FPGAの詳細については、こちらを参照してください。

Levyx Xenon\*の詳細については、<http://levyx.com/xenon/>（英語）を参照してください。

Levyx ソフトウェアは <http://www.levyx.com/>（英語）でテストできます。

データ負荷の高いワークロードを実行している場合で、インフラストラクチャーを最大限に活用できていない場合は、[sales@levyx.com](mailto:sales@levyx.com) にお問い合わせください。

「金融業界は、究極の低レイテンシーかつ高性能のソリューションを必要とする要求の厳しいユースケースであふれています。インテル® Optane™ SSDとインテル® FPGAベースのアクセラレーターの組み合わせは、これらのビジネスチャンスへの対応に最適です。Levyxソフトウェアによって、業界はこれらのソリューションの可能性を最大限に引き出すことができます」

—Reza Sadri氏 (Levyx社 CEO)



<sup>1</sup> これらの記述は、公開された STAC レポート (<https://stacresearch.com/a3/> (英語)) をこのモデルに変換して導き出したものです: Biz Dev Node Reduction ROI v4-forIntel.xls ([http://www.levyx.com/sites/default/files/white-papers/biz\\_dev\\_node\\_reduction\\_roi\\_v4.xlsx](http://www.levyx.com/sites/default/files/white-papers/biz_dev_node_reduction_roi_v4.xlsx) (英語))

<sup>2</sup> 図 5 のサーバー構成 (Dell の研究所で実稼働の Intel® PAC を使用して実行): Dell® R640, SSD: 120 GB 1 台および 800 GB 2 台, CPU0 = Intel® Xeon® Gold プロセッサ 5115 @ 2.40 GHz, CPU1 = Intel® Xeon® Gold プロセッサ 5115 @ 2.40 GHz, DRAM = 合計 128 GB: 8 デュアルランク DIMM、各 16 GB (1 CPU 当たり 4 DIMM)、CentOS® 7.4。

<sup>3</sup> ティックデータとは、1 日の価格相場の変化をすべて含む価格データを指し、一般に、1 日の取引の間に各株主またはオプションに対して 1 秒当たり数千もの価格となります。ティックデータの量を合計すると、ほとんどの場合、米国の株式およびオプション市場全体で 1 秒当たり 1,000 万を超えます。

<sup>4</sup> <https://stacresearch.com/a3/> (英語)

<sup>5</sup> 「Accelerating the Computation of Portfolios of Tranching Credit Derivatives」, Stephen Weston ほか, 2010 年 9 月, <http://ieeexplore.ieee.org/document/5671822/> (英語)

<sup>6</sup> STAC Benchmark Council が発表したレポート (2015 年 ~2018 年) から引き出されたバックテストの背景, <https://stacresearch.com/a3/> (英語)

結果の推定値は、「Spectre」および「Meltdown」と呼ばれる脆弱性への対処を目的とした最新のソフトウェア・パッチおよびファームウェア・アップデートの適用前に取得されたものです。パッチやアップデートを適用したデバイスやシステムでは同様の結果が得られないことがあります。

性能に関するテストに使用されるソフトウェアとワークロードは、性能が Intel® マイクロプロセッサ用に最適化されていることがあります。SYSmark® や MobileMark® などの性能テストは、特定のコンピューター・システム、コンポーネント、ソフトウェア、操作、機能に基づいて行われたものです。結果はこれらの要因によって異なります。製品の購入を検討される場合は、他の製品と組み合わせた場合の本製品の性能など、ほかの情報や性能テストも参考にして、パフォーマンスを総合的に評価することをお勧めします。詳細については、<http://www.intel.com/benchmarks/> (英語) を参照してください。

最適化に関する注意事項: Intel® コンパイラーでは、Intel® マイクロプロセッサに限定されない最適化に関して、他社製マイクロプロセッサ用に同等の最適化を行えないことがあります。これには、Intel® ストリーミング SIMD 拡張命令 2、Intel® ストリーミング SIMD 拡張命令 3、Intel® ストリーミング SIMD 拡張命令 3 補足命令などの最適化が該当します。Intel は、他社製マイクロプロセッサに関して、いかなる最適化の利用、機能、または効果も保証いたしません。本製品のマイクロプロセッサ依存の最適化は、Intel® マイクロプロセッサでの使用を前提としています。Intel® マイクロアーキテクチャーに限定されない最適化のなかにも、Intel® マイクロプロセッサ用のものがあります。この注意事項で言及した命令セットの詳細については、該当する製品のユーザー・リファレンス・ガイドを参照してください。

Intel® テクノロジーの機能と利点はシステム構成によって異なり、対応するハードウェアやソフトウェア、またはサービスの有効化が必要となる場合があります。実際の性能はシステム構成によって異なります。絶対的なセキュリティを提供できるコンピューター・システムはありません。詳細については、各システムメーカーまたは販売店にお問い合わせいただくか、<http://www.intel.co.jp/> を参照してください。

記載されているコスト削減シナリオは、指定の状況と構成で、特定の Intel® プロセッサ搭載製品が今後のコストに及ぼす影響と、その製品によって実現される可能性のあるコスト削減の例を示すことを目的としています。状況はさまざまであると考えられます。Intel は、いかなるコストもコスト削減も保証いたしません。

Intel、インテル、Intel ロゴ、3D XPoint、Arria、Intel Optane、Xeon は、アメリカ合衆国および/またはその他の国における Intel Corporation またはその子会社の商標です。

\* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

©2018 Intel Corporation. 無断での引用、転載を禁じます。

337424-001JA